

电容式触摸按键 AS90XX 系列应用笔记

--PCB 设计

电容式触摸按键 AS90XX 系列应用笔记.....	1
1 概述.....	2
2 触摸按键 PCB 设计指导.....	2
2.1 触摸按键的原理.....	2
2.2 触摸按键的表现形式.....	2
3 触摸按键 PCB layout 技巧.....	7
3.1 减小 PCB 基准电容.....	7
3.2 避免干扰.....	10
4 介质.....	11
5 EMC 设计建议.....	12

1 概述

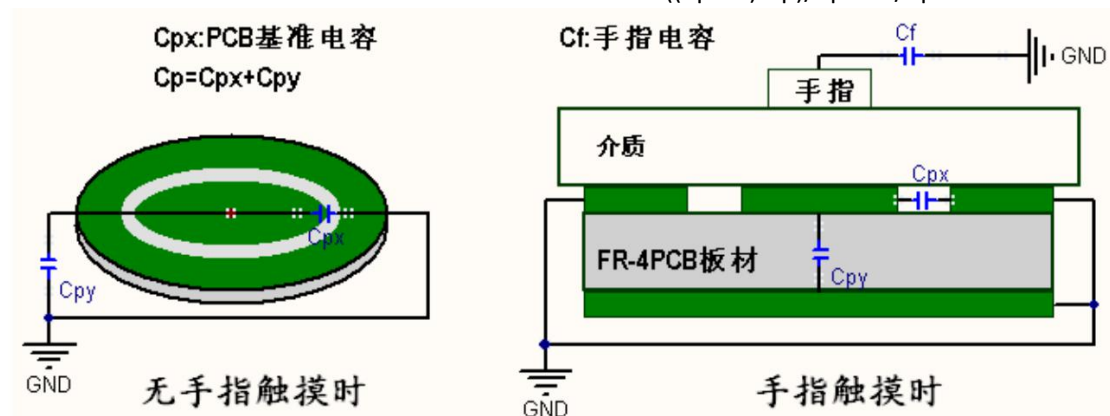
现在电子产品中，触摸感应技术正日益受到更多关注和应用，与传统的机械按键相比，电容式触摸感应按键不仅美观时尚而且寿命长，功耗小，成本低，体积小，持久耐用。它颠覆了传统意义上的机械按键控制，只要轻轻触碰，他就可以实现对按键的开关控制，量化调节甚至方向控制，现在电容式触摸感应按键已经广泛用于手机、DVD、电视、洗衣机、音响等一系列消费类电子产品中！

2 触摸按键 PCB 设计指导

2.1 触摸按键的原理

两块导体（极板）中间夹着一块绝缘体（介质）就能构成的电容。

对触摸感应按键而言，PCB 板上的金属感应盘就是电容的一个极板，而周围铺铜或手指构成了另一个极板，PCB 材料本身或者 PCB 板上覆盖的介质就是电容中间的绝缘体，因而构成一个电容器。无手指触摸和有手指触摸时电容构成如下图。当没有手指接触时，只有基准电容 C_p ；当有手指接触时，“按键”通过手指就形成了电容 C_f 。由于两个电容是并联的，所以手指接触“按键”前后，总电容的变化率为 $C\% = ((C_p+C_f)-C_p)/C_p = C_f/C_p$ 。



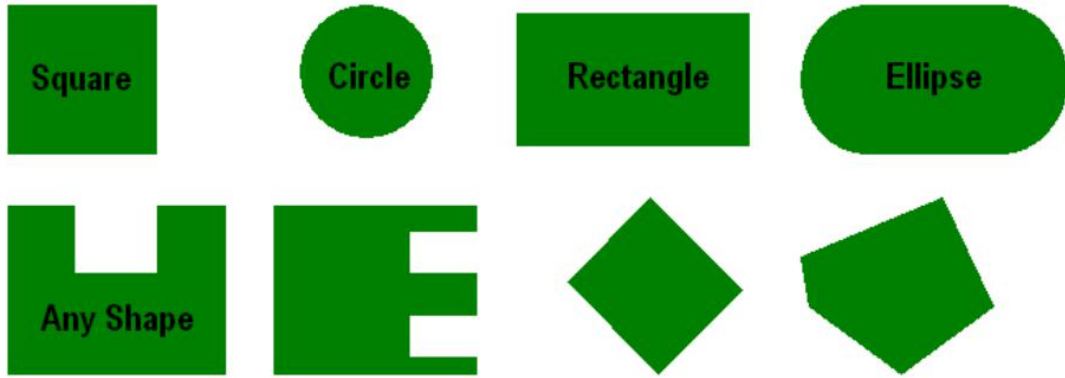
这个电容的变化引起芯片内部振荡频率或充放电时间的变化，使芯片内部能够检测到触摸发生，从而产生触发信号。电容的变化率越大，触摸就越易检测到。

PCB 的设计原则同样也是使触摸前后的电容变化率尽可能大：即减小 PCB 的基准电容 C_p ，增大手指电容 C_f 。

2.2 触摸按键的表现形式

2.2.1 独立按键-PCB 铜箔

用 PCB 铜箔设计按键的形式多种多样，理论上可以是任何形状，但尽量集中正方形、长方形、圆形等比较规则的形状以确保良好的触摸效果，避免将触摸按键设计成窄长的形状。



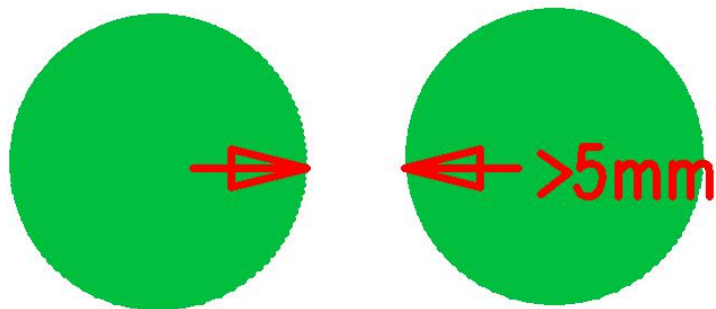
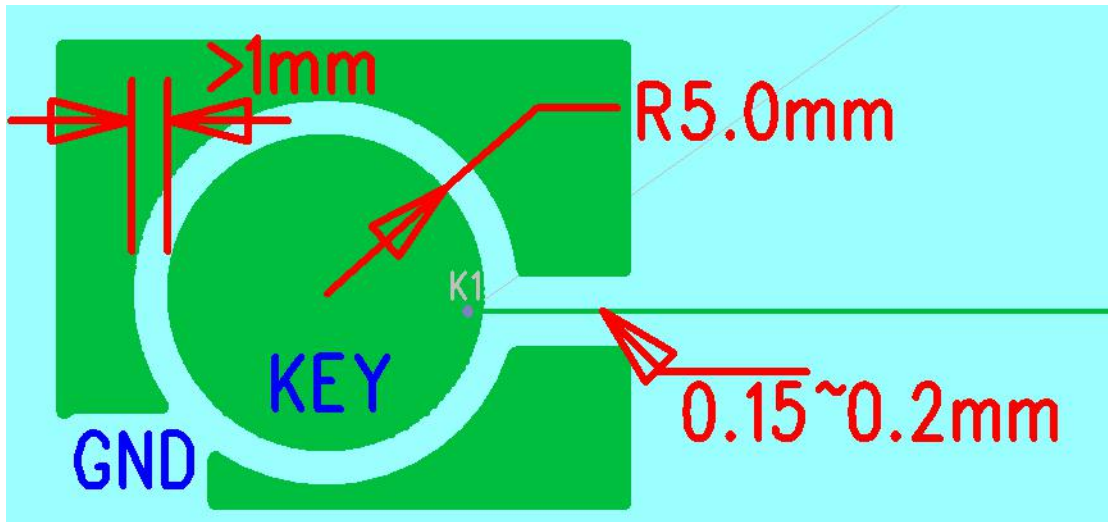
单个按键的尺寸，在满足面板的美学设计要求的情况下，必须通过合理安排的感应盘大小和间隔尺寸，来获得最佳的触摸感应效果，允许用户使用间距小到 1mm 的密集键盘。在一些特殊情况下，可以用牺牲按键感应盘间隙的尺寸来增大感应盘。

按键感应盘一般推荐手指刚好触摸的面积大小，直径 10mm 左右最合适，根据外壳厚度取值范围 4mm~15mm；

为了减小 PCB 基准电容，感应盘与地铜间隙大于 1mm 比较好，感应走线根据实际情况取值 0.15mm~0.2mm,某些小家电领域需要 PCB 强度可以增大感应线宽度至 0.25mm，前提是保证灵敏度可实现良好触摸。

连接感应盘的过孔尽量靠感应盘边缘；

感应盘之间的间距（非中心距）推荐大于 5mm,间隙太小容易引起按键串扰，某些特殊结构可以使用间隙大于 1mm。

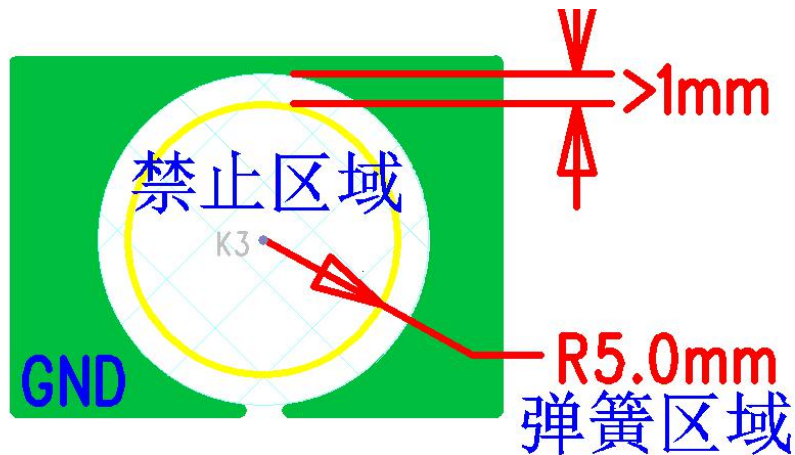


2.2.2 独立按键-弹簧按键

弹簧按键主要应用于家电领域。



弹簧按键的 PCB 焊盘设计需要注意的是弹簧按键区域禁止铺地铜，背面可以根据具体情况选择铺网格铜，灵敏度比较充裕（外壳薄，介电常数大），可以铺，网格铜比例小于 30%（一般推荐）。灵敏度不充裕（外壳比较厚，介电常数小）就不铺，与正面一样禁止铺铜。

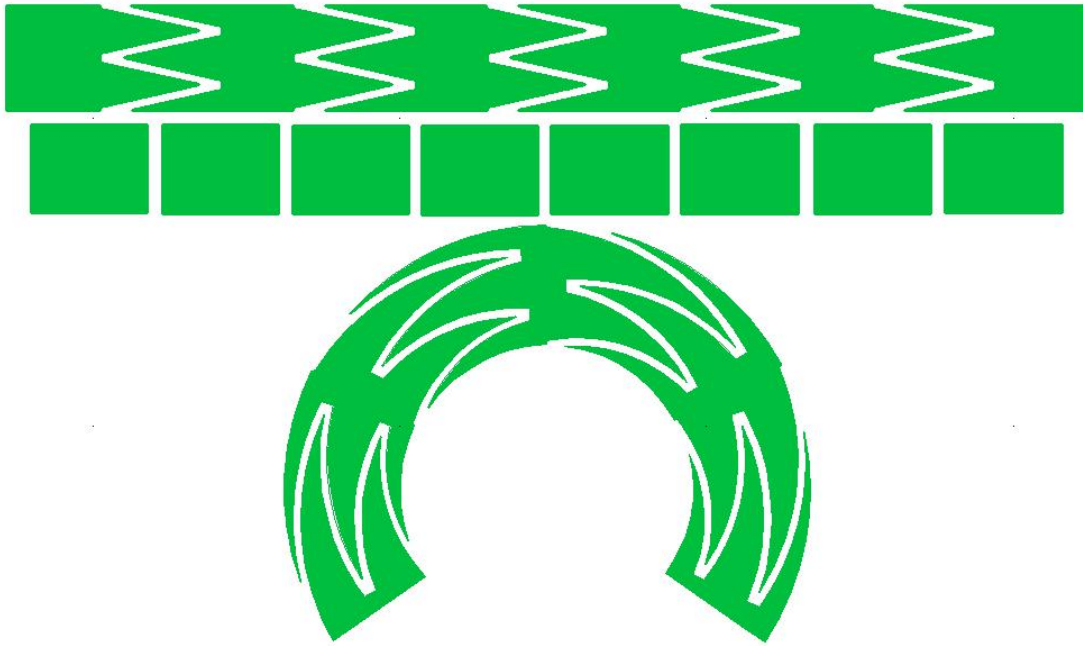


2.2.3 组合按键-滑条

滑条的外形设计有如下几种形式，滑条之间间隙 0.5mm~1mm，与周围地铜的间隙也要保持 1mm 以上。

一般滑条采用 4~6 个按键即可，需要定位标准稳定可以采用按键数量来增加滑条级数，此时按键数量可以达到 12 个以上。

滑条的设计方式会采用电容模拟量变化来增加变化级数，在某些滑动级数要求比较高的项目中，需要增加灵敏度，所以一般在滑条的背面区域都是禁止铺地铜的。



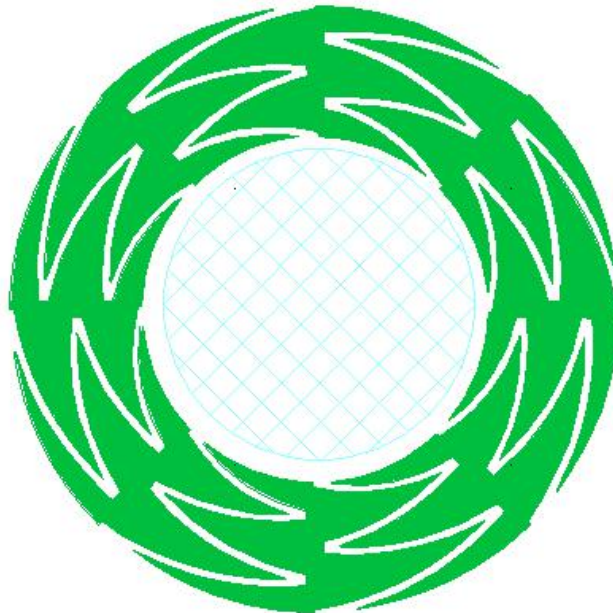
2.2.4 组合按键-滚轮

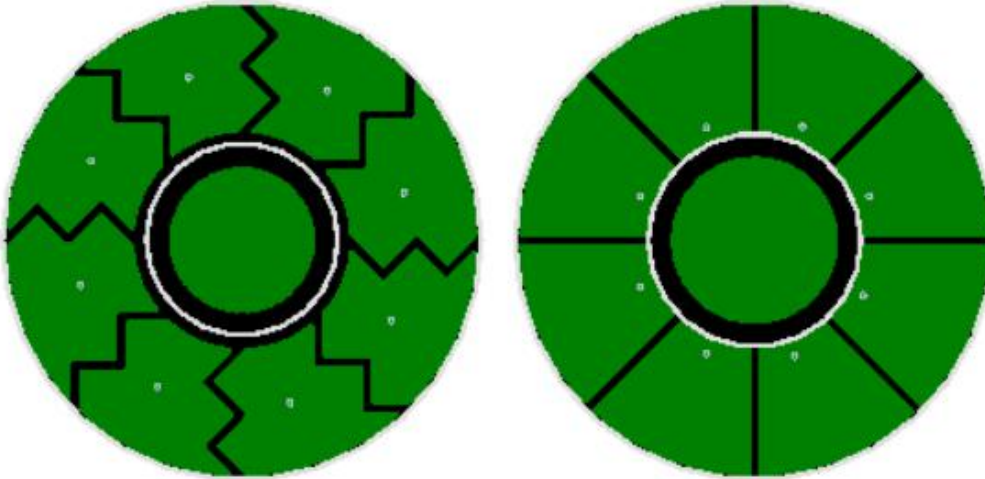
滚轮的方式主要应用于环形滑动的需求项目中，主要外形如下。

滚轮之间间隙 0.5mm~1mm，与周围地铜的间隙也要保持 1mm 以上。

一般滚轮采用 4~6 个按键即可，需要定位标准稳定可以采用按键数量来增加滚轮级数，此时按键数量可以达到 12 个以上。

滚轮的设计方式会采用电容模拟量变化来增加变化级数，在某些滑动级数要求比较高的项目中，需要增加灵敏度，所以一般在滑条的背面区域都是禁止铺地铜的。





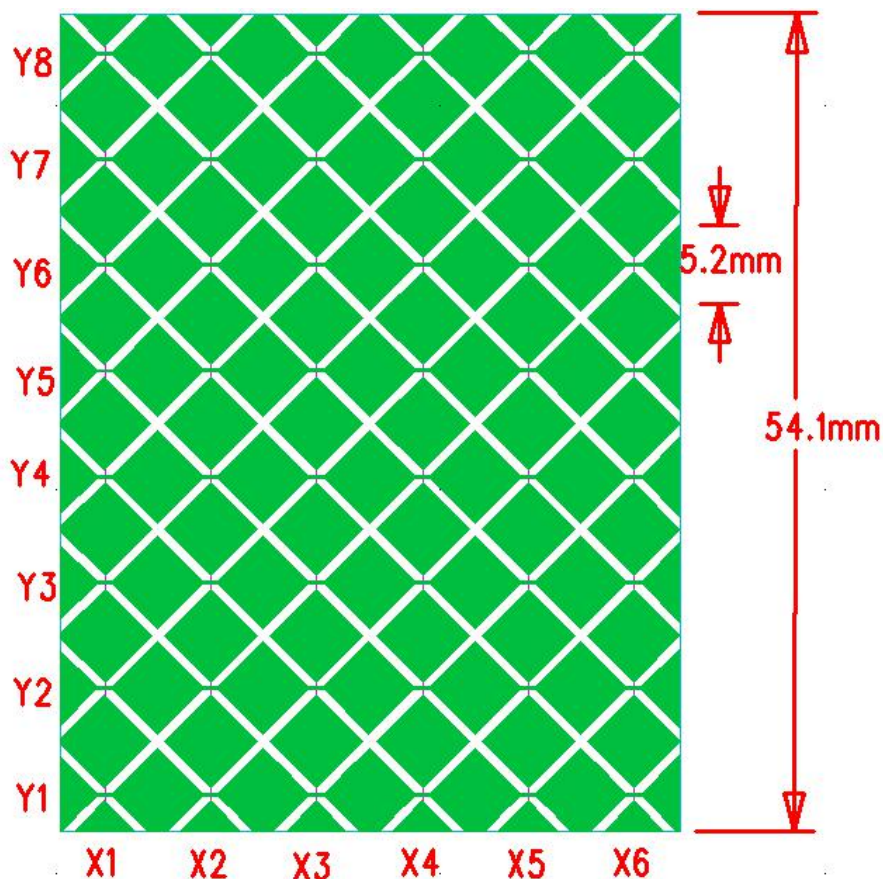
2.2.5 组合按键-矩阵

矩阵式触摸按键主要用来进行趋势触摸识别，有简单的 X,Y 坐标，一般分辨率不高，所以只能用来进行简单的手势趋势识别，例如向上滑动、向下滑动、向左滑动、向右滑动、任意位置单击、长按等。

采用这种方式可以使产品更酷炫，配合透明 ITO 膜使用可以让 UI 交互更友好，科技感爆棚。

下图的矩阵分辨率为 6x8，X 轴有 6 个变化量，Y 轴有 8 个变化量，每个小方块的对角长 5.2mm，一般推荐 3.5~6mm，方格之间间隙 0.5mm~0.8mm。

为了保证灵敏度，PCB 厚度小于 0.8mm 在背面禁止铺铜，PCB 厚度大于 0.8mm 可以选择性铺网格铜，铺铜比例小于 20%。

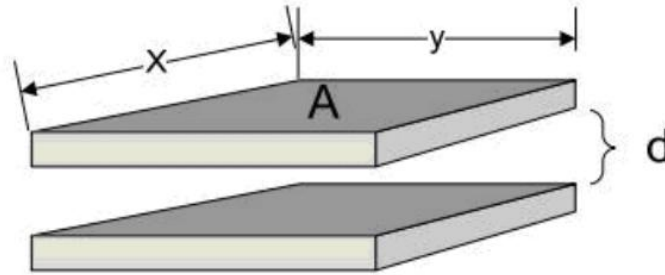


3 触摸按键 PCB layout 技巧

PCB layout 最关键的两点：1 减小 PCB 基准电容，2 还要避免干扰。

3.1 减小 PCB 基准电容

平板电容器的容值计算公式为：



$$C = \frac{\epsilon_0 \epsilon_r A}{d}$$

其中：

C：PCB 板最终生成电容

ϵ_0 ：真空中的介电常数

ϵ_r ：两极板间介质的相对介电常数

A：两极板面积

D：两极板距离

从公式中得知，真空介电常数和相对介电常数难以改变，layout 过程能改变的只有 A（两极板面积）和 D（两极板距离）。为了减小基准电容，只有减小 A，增大 D。

减小两极板面积 A：

减小感应盘的面积，是感应盘大小符合手指触摸面积，直径 10mm 左右最合适，过大，手指覆盖不完全，就会浪费，造成基准电容过大；

减小感应盘走线的面积，所以尽量使感应走线短、细，一般感应线宽度取 0.15mm~0.2mm 合适；

减小铺地的比例，主要指感应盘背面正对区域的地铜面积，越小越好，在有些需要增强灵敏度的情况可以在感应盘正对面区域禁止铺铜；但地铜少了，抗干扰能力会降低，所以在不需要增加灵敏度的情况下尽量综合增加铺铜比例，铺网格铜，铺铜比例一般小于 30%。

增加两极板距离 D：

选择较厚的 PCB 厚度，一般的 PCB 选择 1.0mm 以上厚度，FPC 软板由于厚度在 0.2mm 左右，一般不建议在感应盘背面铺地铜；

增加地铜与感应盘的间隙，一般大于 1mm。

3.1.1 铺地形式及铺地间距

1 双面板

顶层（TOP）铺地形式：可以铺实地或网格地。

顶层（TOP）铺地间距：需离感应盘或触摸感应连线 1mm 以上的距离。



底层(BOTTOM)铺地形式: 一般使用网格地, 网格中铜的面积不超过网格总面积的 30%。
网格线宽 0.25mm, 网格大小为 1mm*1mm。

底层(BOTTOM)铺地间距: 铺铜必须离感应盘有 1mm 以上的距离。



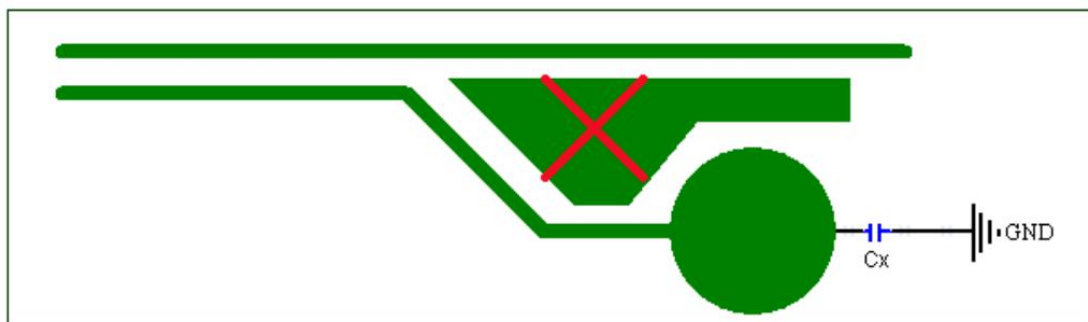
2. 单面板铺地

铺地形式: 空白处全部铺实铜。

铺地间距: 需离感应盘或触摸感应连线 1mm 以上的距离。

3. 其它铺地技巧

不要在信号线附近保留死铜, 避免意外的干扰。



需要注意的是, 铺地比例增加虽在一定程度上增加了 PCB 的基准电容, 降低了触摸灵敏度, 但同时提高了抗干扰能力, 所以建议在保证灵敏度的情况下加大铺地的比例。

3.1.2 感应走线

基本走线原则: 保证走线尽量细、短。

如果 PCB 工艺允许, 感应盘到 IC 的连线应尽量细, 双面板尽量采用 0.12-0.2mm(5-8mil) 的线宽,

单面板线宽 0.2-0.3mm(8-12mil)。

感应盘到 IC 引脚的走线应当尽量短, 且尽量避免与其他感应线平行。

感应盘到 IC 之间的连线尽量避免与其它感应走线平行，防止触摸之间相互干扰，若实在有平行线，请保持至少 2 倍线宽间距。

感应盘到触摸芯片的连线周围 1mm 不要走其他信号线，与铺铜保持 1mm 以上。

感应盘到 IC 之间的连线长度尽量不相差太远。

感应盘到 IC 之间的连线距 PCB 板边沿保持 3mm 以上的距离，在带有金属的外壳要保持在 5mm 以上距离。

感应线走线过程尽量减少过孔数量。

感应盘到 IC 之间连线尽量避免和感应盘在同一层，若有必要，减少同层感应线长度。

感应盘到触摸芯片的连线不要跨越强干扰、高频的信号线；应该远离脉冲信号，不要和其他的信号线并行，尽量避开干扰和互感。

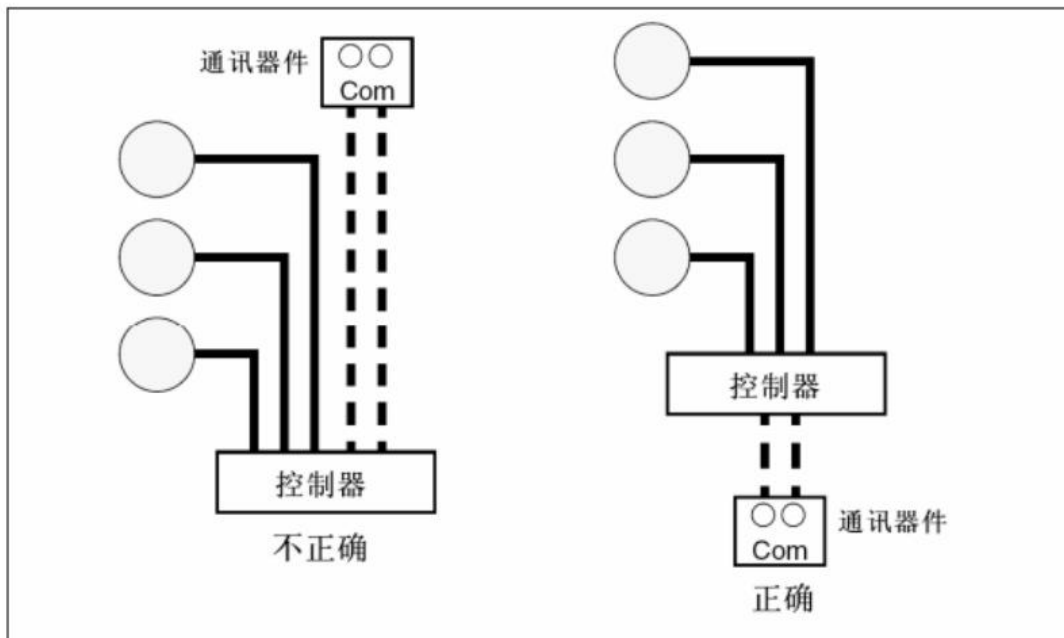
感应线感应盘的连接过孔不宜放在感应盘中间，尽量靠近边沿。



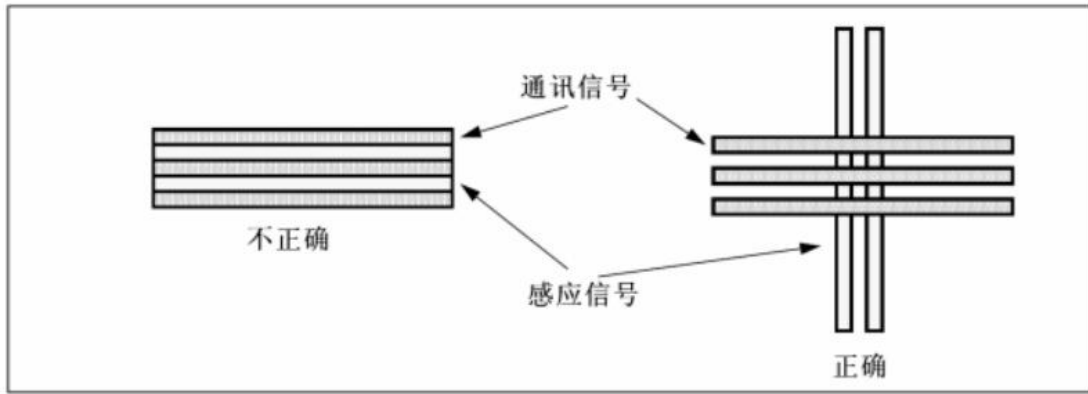
如果时钟、数据或任何周期信号迹线确实需要与传感器的信号迹线平行布设，它们应当被布设在不同的层并且不能重叠，而且应当尽可能地缩短信号迹线平行部分的长度。

不要将电容感应的走线靠近通讯线如 I2C 或主 SPI。通讯线的频率可影响电容传感器的性能。如果必须将通讯线与传感器引线交叉，应确保在不同 PCB 层并且交叉是垂直相交的。

1 传感器与通讯线位于同层的处理



2 传感器与通讯线不位于同层的处理



3.2 避免干扰

3.2.1 触摸芯片电源

采用星形接地

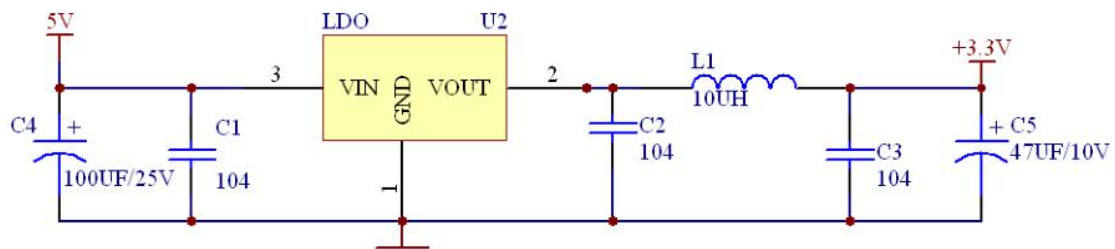
具体要求是触摸芯片的地线不要和其他电路公用，应该单独连到板子电源输入的接地点，也就是通常说的采用“星形接地”。

电源上产生的噪声对触摸芯片的影响

电源回路也应遵循同样地处理办法。触摸芯片最好用一根独立的走线从板子的供电点取电，不要和其他的电路共用电源回路。如果做不到完全独立，也应该保证供电的电源线先进入触摸芯片的电源然后再引到其它的电路的电源，这样可以减小其他电路在电源上产生的噪声对触摸芯片的影响。

触摸电源处稳压电路

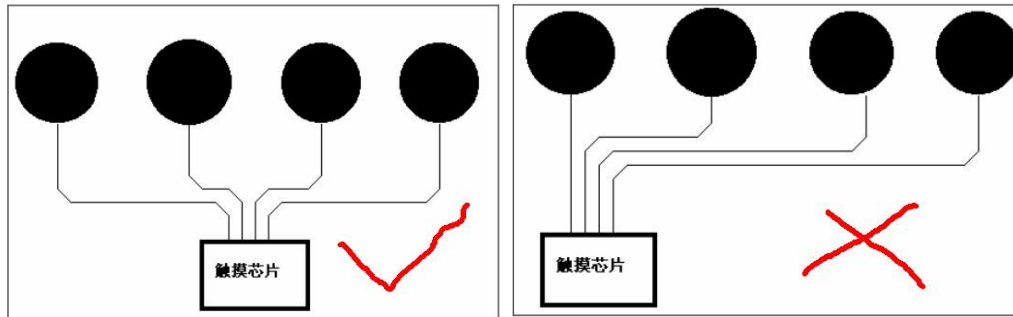
在负载变化很大的情况下，在触摸芯片电源处加入稳压电路，以保证不受负载波动影响如图：



3.2.2 触摸芯片位置

进行 PCB 设计时应该把它看成一个独立的模拟电路对待。遵循通常的数模混合电路设计的基本原则。

如果是单面板，触摸感应盘到触摸芯片之间在 PCB 板空间允许的情况下，应尽量将触摸芯片放置在触摸板的中间位置，使触摸芯片的每个感应通道的引脚到感应盘的距离差异最小。



如果是两层板，触摸芯片和其它无源部件建议布局在底层，使其尽量靠近感应按键放置。
如设计滚轮时尽量把触摸感应芯片放在滚轮中心。

3.2.3 其它元件布局

感应按键（点触、滑条、滚轮）的放置于 PCB 的顶层，根据面板平面设计要求进行分布。

稳压电路和滤波电路尽量放在触摸板上。

通道匹配电阻尽量靠近 IC 放置。

灵敏度调节电容应靠近 IC 放置。

4 介质

板级电容的计算公式是：

$$C = \frac{\epsilon_0 \epsilon_r A}{d}$$

因此，我们得出结论：

触摸感应面板的灵敏度与绝缘面板的材质有关，介电常数越大，触摸感应灵敏度越高。

下面列出几种常用材料的相对介电常数，以供设计触摸界面时参考：

材料	介质常量
空气	1
木质	1.2~2.5
树脂玻璃	2.8
Mylar 聚脂薄膜	3.2
ABS	3.8~4.5
丽光板	4.6~4.9
玻璃（陶瓷）	6
玻璃（标准）	7.6~8.0

这就不难理解,为什么盖上普通玻璃介质的触摸板要远比盖上相同厚度的亚克力触摸板灵敏度高,

为什么在装配产品时,一定要使感应盘与绝缘面板背面紧密贴合不留空气间隙。

触摸感应面板的灵敏度与绝缘面板的厚度有关,同一介质的绝缘面板,厚度越薄灵敏度越高,绝缘面板厚度越大,灵敏度越低。

触摸感应面板的灵敏度与按键感应盘的有效面积有关,面积越大,灵敏度越高,面积越小,灵敏度越低。

触摸感应盘上的介质不能有金属(或具有导电性质),否则触摸无法感应或引起误动作。

5 EMC 设计建议

建议从以下方面提高 EMC 性能:

使用退耦电容

触摸芯片的供电请加退耦电容,这可以减小触摸芯片对电源的干扰。一般在芯片的 VCC 和 GND 端并接一个大于 10uf 电解电容和一个 104 的瓷片电容,就可以起到退耦和旁路的作用。电容应该尽量接近芯片的 VCC。

使用较低的工作电压:

使用 3.3V 给触摸芯片供电,这样可以有效降低触摸芯片的交流脉冲的幅度。

适当加大通道匹配电阻

适当加大触摸芯片传感器通道上串接的匹配电阻阻值,这样可以降低交流脉冲边沿的陡峭程度,减小高次谐波。注意的地方是匹配电阻加大后会降低感应的灵敏度,原则是保证灵敏度合适的情况尽量增大匹配电阻值。

正确铺地

无论使用单面 PCB 板和双面 PCB 板,PCB 的空白处都建议铺地,并用地将按键感应盘到 IC 的输入引脚之间的连线包起来,可以吸收电磁波辐射,提升 EMC 指标,使用双面板,铺地方法有特别要求。

VCC 串电阻

当系统中触摸 IC 的 VCC 电流消耗稳定的情况,为了增强 EMC 性能可以在 VCC 处串联一

个 $10R\sim 47R$ 的电阻，与接地电容形成低通滤波器，在小家电 EFT 测试和 CS 测试中有很好的改善效果。

通信线串联电阻

在与主机的通信线上串联一个电阻 $100R\sim 1K$ ，可以有效降低主机端过来的 CS 干扰，但会影响通信速率，所以一般根据系统实际情况选择阻值。

安装开发环境说明 V1.1

文档更新说明

版本	版本更新说明	负责人	校审	发布日期
V1.0	初版	zm		2021.3
V1.1	新增上位机烧录选项说明	zm		2021.9

一. 前言

AS907XDT_M 是深圳市矽海半导体有限公司推出的一款 8 位 MCU，其内核采用高速 8051 内核，因此用户在开发 AS907XDT_M 的时候，需要自己搭建开发环境。

用户可以安装 KeilVision4 或者 Keil5_c51。

注意事项：

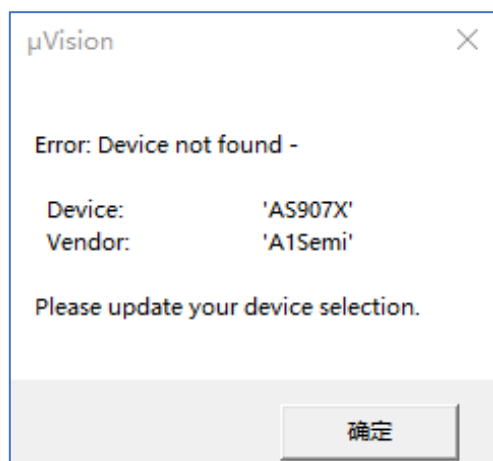
Keil4 和 Keil5_c51 编译后 hex 文件的 Checksum 是不一致的，因此在量产阶段，对量产烧录文件进行 Checksum 对比时请注意开发环境一致。

二. 安装可能遇到的问题

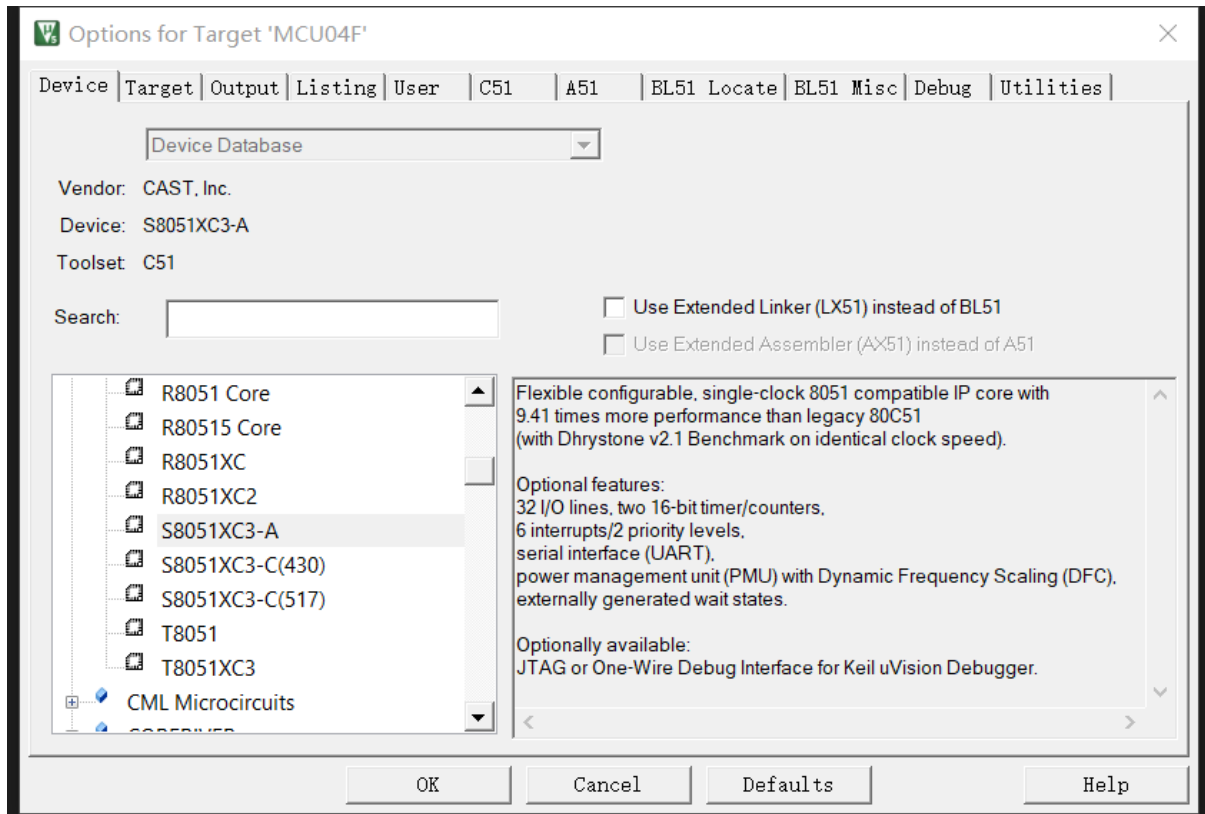
以 PC 端 Windows10，安装环境 Keil5_c51 为例：

1. 弹框问题：

出现下图提示的弹框的时候，可以直接点击【确定】，无需理会。



若用户想去掉该弹框，可在 Target→Device 中选择一个 C51 库，如下图所示。



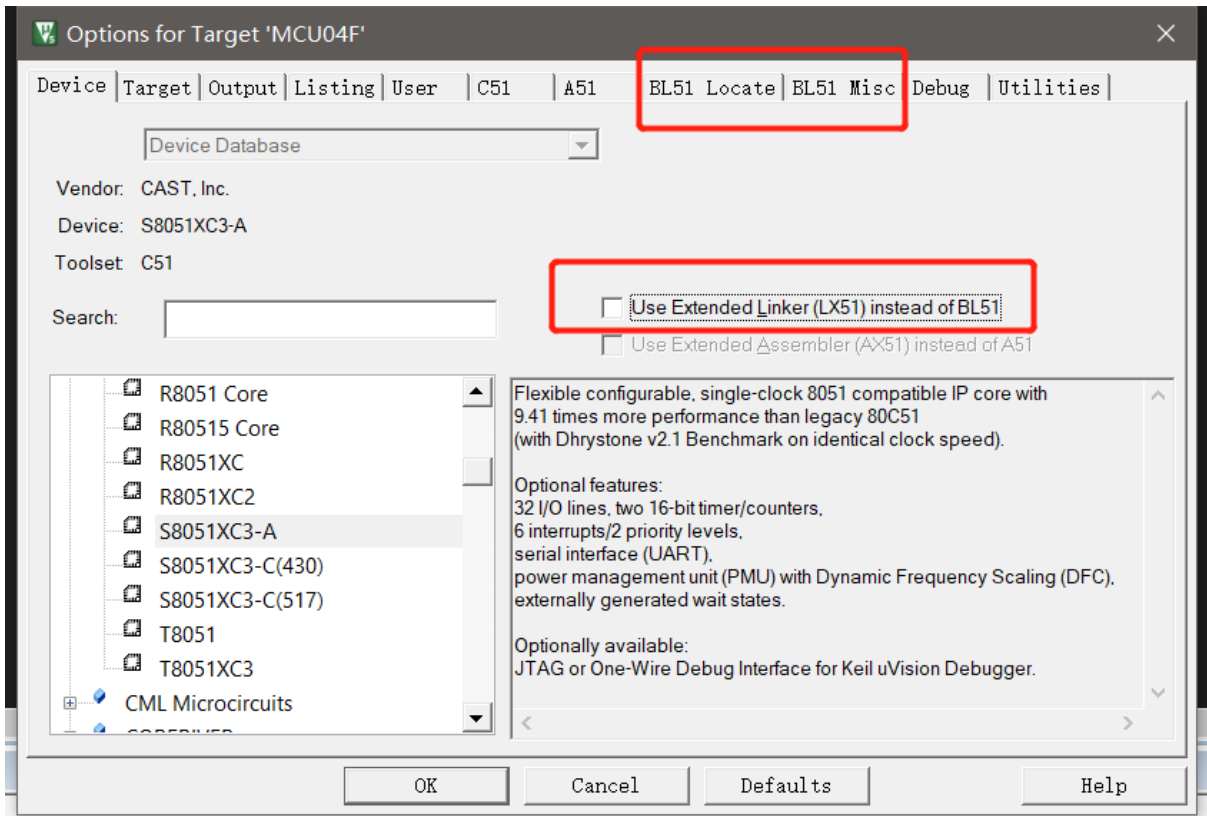
2. 编译报错

若用户首次编译工程，出现如下图所示错误，则检查一下 Target 里面的配置。


```
Build Output
PRINT(".\List\AS907XDT_M_V1_0_0.map")
*** WARNING L57: UNCALLED FUNCTION, IGNORED FOR OVERLAY PROCESS
NAME:      _DELAY_US/TOUCH_MCU_INIT
*****
* RESTRICTED VERSION WITH 0800H BYTE CODE SIZE LIMIT; USED: 1105H BYTE (212%) *
*****
Program Size: data=54.5 xdata=336 const=157 code=6009
*** WARNING L57: UNCALLED FUNCTION, IGNORED FOR OVERLAY PROCESS
NAME:      _DELAY_US/TOUCH_MCU_INIT
*** ERROR L257: UNKNOWN
Target not created.
Build Time Elapsed: 00:00:01
```

解决方法:

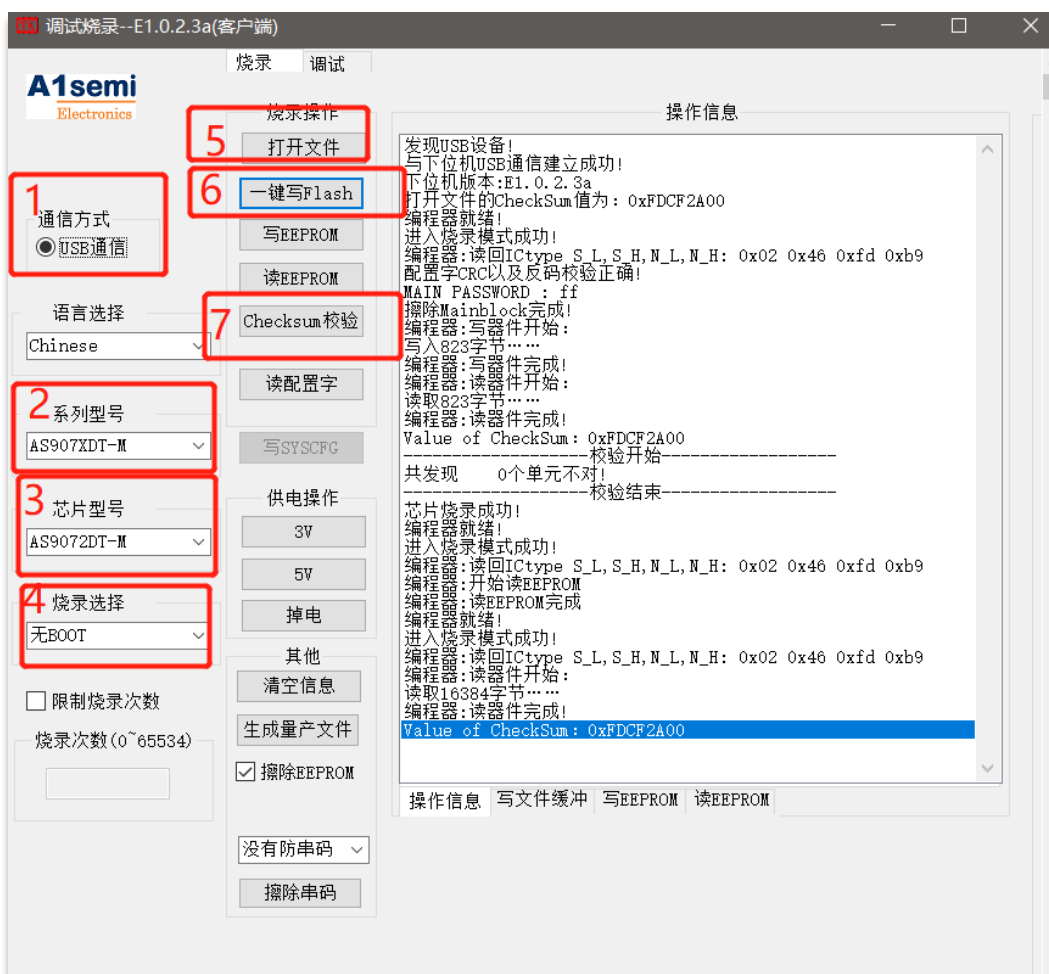
去掉 Use Extended Linker(LX51) instead of BL51 的勾选即可。



三. 烧录流程

Keil4 和 Keil5_c51 仅作编译器，生成烧录.hex 文件，需要配合 A1Semi 的上位机调试烧录工具进行烧录调试。

Keil5_c51/keil4 编译程序，生成的 Hex 文件一般在工程文件夹->OUTPUT 文件夹里面。如下图所示：



操作步骤如下：

1. 点击【USB 通信】，操作窗口提示“与下位机 USB 通信建立成功！”
2. 选择【系列型号】。
3. 选择【芯片型号】。
4. 选择【烧录选择】。

烧录 BOOT：选择烧录 BOOT 空间 IAP hex 文件；

烧录 APP：选择烧录 APP 空间 用户程序 APP hex 文件；

无 BOOT：无 BOOT 功能，烧录用户程序 APP hex 文件；

烧录 BOOT+APP：先打开 IAP hex 文件，再打开 APP hex 文件，此实已经自动合成了一个 boot+app 的完整 hex 文件，主要针对客户在量产烧录方面的运用。

5. 点击【打开文件】打开用户 BOOT.hex 或 APP.hex 文件。打开后操作信息提示窗口提示打开文件的 CheckSum 值。
6. 点击【一键写 Flash】将用户 APP.hex 或合成 boot+app.hex 文件烧录进芯片。
7. 完成烧录后，可以点击【CheckSum 校验】读取烧录进芯片程序的 CheckSum 值，如果读取的 CheckSum 值和打开文件的 hex 文件的 CheckSum 值不一致，说明烧写的程序不一致，校验失败。
8. 按以上步骤即可完成烧录。